

Attorney Docket No. 15162/03790

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re

U.S. application of: Tsukasa YAGI, Masaaki NAKAI, Ei
YAMAKAWA, Kazuaki OKUMURA, Hirshi
NITTAYA, and Katsuhiko ASAI
For: LIQUID CRYSTAL DISPLAY APPARATUS
U.S. Serial No.: To Be Assigned
Filed: Concurrently
Group Art Unit: To Be Assigned
Examiner: To Be Assigned

BOX PATENT APPLICATION

Assistant Director

for Patents

Washington, D.C. 20231

Dear Sir:

EXPRESS MAIL MAILING LABEL NO.: EL589918957US
DATE OF DEPOSIT: JUNE 26, 2001
I hereby certify that this paper or fee is being deposited with the
United States Postal Service "Express Mail Post Office to Addressee"
service under 37 C.F.R. § 1.10 on the dated indicated above and is
addressed to BOX PATENT APPLICATION, Assistant Director for
Patents, Washington, DC 20231.

Derrick T. Gordon

Name of Person Mailing Paper or Fee

Derrick T. Gordon
Signature

June 26, 2001

Date of Signature

CERTIFIED COPIES OF PRIORITY DOCUMENTS

Submitted herewith are certified copies of Japanese Patent
Application Nos. 2000-200288 filed June 30, 2000, 2000-200289
filed June 30, 2000, 2001-102429 filed March 30, 2001, and 2001-
130712, filed April 27, 2001.

Priority benefit under 35 U.S.C. § 119/365 for the Japanese
patent applications are claimed for the above-identified United
States patent application.

Respectfully submitted,

James W. Williams

James W. Williams
Registration No. 20,047
Attorney for Applicants

JWW/mhg
SIDLEY AUSTIN BROWN & WOOD
717 North Harwood
Suite 3400
Dallas, Texas 75201-6507
(214) 981-3328 (direct)
(214) 981-3300 (main)
June 26, 2001

#2 8/23/01

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月30日

出 願 番 号

Application Number:

特願2000-200288

出 願 人

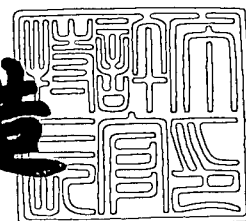
Applicant (s):

ミノルタ株式会社

2001年 3月 2日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3014299

【書類名】 特許願

【整理番号】 ML11704-01

【提出日】 平成12年 6月30日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 八木 司

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 中井 政昭

【発明者】

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル ミノルタ株式会社内

【氏名】 山川 英二

【特許出願人】

【識別番号】 000006079

【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100091432

【弁理士】

【氏名又は名称】 森下 武一

【手数料の表示】

【予納台帳番号】 007618

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716117

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示素子、液晶表示装置及びその駆動方法

【特許請求の範囲】

【請求項 1】 マトリクス状に配置された複数の長形状の画素と、
前記画素の長辺方向に沿って設けられた複数の走査電極と、
前記画素の長辺方向と直交する方向に沿って設けられた複数の信号電極と、
を備えたことを特徴とする液晶表示素子。

【請求項 2】 前記画素の短辺の長さ n と長辺の長さ m との比が $1 : n$ (但し、 n は 2 以上の整数) であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 3】 前記画素の短辺の長さ n と長辺の長さ m との比が $1 : 2$ であることを特徴とする請求項 1 記載の液晶表示素子。

【請求項 4】 前記画素を構成する液晶はメモリ性を有するものであることを特徴とする請求項 1、請求項 2 又は請求項 3 記載の液晶表示素子。

【請求項 5】 前記メモリ性を有する液晶は、コレステリック相を示すカイラルネマティック液晶であることを特徴とする請求項 4 記載の液晶表示素子。

【請求項 6】 請求項 1、請求項 2、請求項 3、請求項 4 又は請求項 5 記載の液晶表示素子と、

前記液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを複数のフィールドに分割するインターレース走査により画像を表示させる駆動手段と、

を備えたことを特徴とする液晶表示装置。

【請求項 7】 請求項 2 記載の液晶表示素子と、

前記液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを n フィールドに分割するインターレース走査により画像を表示させる駆動手段と、

を備えたことを特徴とする液晶表示装置。

【請求項 8】 前記画素の短辺の長さ n と長辺の長さ m との比が $1 : 2$ であり、前記駆動手段は、1 フレームを 2 フィールドに分割してインターレース走査を行うことを特徴とする請求項 7 記載の液晶表示装置。

【請求項9】 請求項1、請求項2、請求項3、請求項4又は請求項5記載の液晶表示素子に対して、液晶を一旦リセットしてから画像を表示させる駆動パルスを用いて、1フレームを複数のフィールドに分割するインターレース走査により画像を書き込むことを特徴とする駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示素子、液晶表示装置及びその駆動方法、特に、マトリクス状に配置された複数の画素を液晶にて構成した液晶表示素子、該素子を備えた液晶表示装置及び該素子の駆動方法に関する。

【0002】

【従来の技術とその課題】

近年、室温でコレステリック相を示すカイラルネマティック液晶を用いた液晶表示素子が、電力の供給を停止しても表示状態を維持するメモリ性を有することから、注目されている。

【0003】

しかしながら、この種の液晶表示素子では、液晶を一旦リセットしてから画像を書き込む必要があり、表示が完成するまでに時間を要していた。このような表示が完成するまでの間、書換え対象部分は素子の背景である光吸収層が黒線として観察され（ブラックアウト）、画面が見にくくなるという問題点を有していた。

【0004】

そこで、本発明の目的は、解像度を高くして、表示品位を損なうことなくインターレース走査が可能な液晶表示素子、液晶表示装置及びその駆動方法を提供することにある。

【0005】

【発明の構成、作用及び効果】

以上の目的を達成するため、本発明に係る液晶表示素子は、マトリクス状に配置された複数の長形状の画素と、前記画素の長辺方向に沿って設けられた複数

の走査電極と、前記画素の長辺方向と直交する方向に沿って設けられた複数の信号電極とを備えている。

【0006】

前記画素の短辺の長さ \times 長辺の長さとの比が $1:n$ （但し、 n は2以上の整数）であること、特に、 $1:2$ であることが好ましい。

【0007】

以上の構成からなる液晶表示素子においては、原画像の1画素に対して走査電極の配列方向の解像度が高くなり、ブラックアウトが観察されることなく表示品位を高めた状態でインターレース走査が可能となる。

【0008】

さらに、本発明に係る液晶表示装置は、前記液晶表示素子と、該液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1フレームを複数のフィールドに分割するインターレース走査により画像を表示させる駆動手段とを備えている。

【0009】

以上の構成からなる液晶表示装置においては、インターレース走査による表示更新中の走査電極に沿ったラインが2以上に細かく分散されるため、ブラックアウトが目立たなくなり、表示品位が向上する。また、信号電極の配列方向の解像度は走査電極の配列方向の解像度よりも低くて済むため、高価な駆動ICの個数を減らすことが可能となる。

【0010】

さらに、本発明に係る駆動方法は、前記液晶表示素子に対して、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1フレームを複数のフィールドに分割するインターレース走査により画像を書き込む。従って、本発明に係る液晶表示装置と同様の作用効果を奏する。

【0011】

【発明の実施の形態】

以下、本発明に係る液晶表示素子、液晶表示装置及びその駆動方法の実施形態について、添付図面を参照して説明する。

【 0 0 1 2 】

(液晶表示素子、図 1 参照)

まず、本発明の一実施形態であるコレステリック相を示す液晶を含む液晶表示素子について説明する。

【 0 0 1 3 】

図 1 は単純マトリクス駆動方式による反射型のフルカラー液晶表示素子を示す。この液晶表示素子 1 0 0 は、光吸収層 1 2 1 の上に、赤色の選択反射と透明状態の切換えにより表示を行う赤色表示層 1 1 1 R を配し、その上に緑色の選択反射と透明状態の切換えにより表示を行う緑色表示層 1 1 1 G を積層し、さらに、その上に青色の選択反射と透明状態の切り換えにより表示を行う青色表示層 1 1 1 B を積層したものである。

【 0 0 1 4 】

各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B は、それぞれ透明電極 1 1 3, 1 1 4 を形成した透明基板 1 1 2 間に樹脂製柱状構造物 1 1 5、液晶 1 1 6 及びスペーサ 1 1 7 を挟持したものである。透明電極 1 1 3, 1 1 4 上には必要に応じて絶縁膜 1 1 8、配向制御膜 1 1 9 が設けられる。また、基板 1 1 2 の外周部（表示領域外）には液晶 1 1 6 を封止するためのシール材 1 2 0 が設けられる。

【 0 0 1 5 】

透明電極 1 1 3, 1 1 4 はそれぞれ駆動 IC 1 3 1, 1 3 2 (図 2 参照) に接続されており、透明電極 1 1 3, 1 1 4 の間にそれぞれ所定のパルス電圧が印加される。この印加電圧に応答して、液晶 1 1 6 が可視光を透過する透明状態と特定波長の可視光を選択的に反射する選択反射状態との間で表示が切り換えられる。

【 0 0 1 6 】

各表示層 1 1 1 R, 1 1 1 G, 1 1 1 B に設けられている透明電極 1 1 3, 1 1 4 は、それぞれ微細な間隔を保って平行に並べられた複数の帯状電極よりなり、その帯状電極の並ぶ向きが互いに直角方向となるように対向させてある。これら上下の帯状電極に順次通電が行われる。即ち、各液晶 1 1 6 に対してマトリクス状に順次電圧が印加されて表示が行われる。これをマトリクス駆動と称し、電

極 113, 114 が交差する部分が各画素を構成することになる。このようなマトリクス駆動を各表示層ごとに行うことにより液晶表示素子 100 にフルカラー画像の表示を行う。

【0017】

詳しくは、2枚の基板間にコレステリック相を示す液晶を挟持した液晶表示素子では、液晶の状態をプレーナ状態とフォーカルコニック状態に切り換えて表示を行う。液晶がプレーナ状態の場合、コレステリック液晶の螺旋ピッチを P 、液晶の平均屈折率を n とすると、波長 $\lambda = P \cdot n$ の光が選択的に反射される。また、フォーカルコニック状態では、コレステリック液晶の選択反射波長が赤外光域にある場合には散乱し、それよりも短い場合には可視光を透過する。そのため、選択反射波長を可視光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態で選択反射色の表示、フォーカルコニック状態で黒の表示が可能になる。また、選択反射波長を赤外光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態では赤外光域の波長の光を反射するが可視光域の波長の光は透過するので黒の表示、フォーカルコニック状態で散乱による白の表示を行う透過-散乱モードでの使用も可能になる。

【0018】

各表示層 111R, 111G, 111B を積層した液晶表示素子 100 は、青色表示層 111B 及び緑色表示層 111G を液晶がフォーカルコニック配列となった透明状態とし、赤色表示層 111R を液晶がプレーナ配列となった選択反射状態とすることにより、赤色表示を行うことができる。また、青色表示層 111B を液晶がフォーカルコニック配列となった透明状態とし、緑色表示層 111G 及び赤色表示層 111R を液晶がプレーナ配列となった選択反射状態とすることにより、イエローの表示を行うことができる。同様に、各表示層の状態を透明状態と選択反射状態とを適宜選択することにより赤色、緑色、青色、白色、シアン、マゼンタ、イエロー、黒色の表示が可能である。さらに、各表示層 111R, 111G, 111B の状態として中間の選択反射状態を選択することにより中間色の表示が可能となり、フルカラー表示素子として利用できる。

【0019】

液晶116としては、室温でコレステリック相を示すものが好ましく、特に、ネマティック液晶にカイラル材を添加することによって得られるカイラルネマティック液晶が好適である。

【0020】

カイラル材は、ネマティック液晶に添加された場合にネマティック液晶の分子を振る作用を有する添加剤である。カイラル材をネマティック液晶に添加することにより、所定の振れ間隔を有する液晶分子の螺旋構造が生じ、これによりコレステリック相を示す。

【0021】

なお、メモリ性液晶自体は必ずしもこの構成に限定されるわけではなく、従来公知の高分子の3次元網目構造のなかに液晶が分散された、あるいは、液晶中に高分子の3次元網目構造が形成された、いわゆる高分子分散型の液晶複合膜として液晶表示層を構成することも可能である。

【0022】

(駆動回路、図2参照)

前記液晶表示素子100の画素構成は、図2に示すように、それぞれ複数本の走査電極 R_1 , $R_2 \sim R_m$ と信号電極 C_1 , $C_2 \sim C_n$ (m, n は自然数)とのマトリクスで表される。走査電極 R_1 , $R_2 \sim R_m$ は走査駆動IC131の出力端子に接続され、信号電極 C_1 , $C_2 \sim C_n$ は信号駆動IC132の出力端子に接続されている。

【0023】

走査駆動IC131は、走査電極 R_1 , $R_2 \sim R_m$ のうち所定のものを選択信号を出力して選択状態とする一方、その他の電極には非選択信号を出力して非選択状態とする。走査駆動IC131は、所定の時間間隔で電極を切り換えながら順次各走査電極 R_1 , $R_2 \sim R_m$ に選択信号を印加してゆく。一方、信号駆動IC132は、選択状態にある走査電極 R_1 , $R_2 \sim R_m$ 上の各画素を書き換えるべく、画像データに応じた信号を各信号電極 C_1 , $C_2 \sim C_n$ に同時に出力する。例えば、走査電極 R_a が選択されると(a は $a \leq m$ を満たす自然数)、この走査電極 R_a と各信号電極 C_1 , $C_2 \sim C_n$ との交差部分の画素 $L_{R_a-C_1} \sim L$

R a - C n が同時に書き換えられる。これにより、各画素における走査電極と信号電極との電圧差が画素の書換え電圧となり、各画素がこの書換え電圧に応じて書き換えられる。

【 0 0 2 4 】

駆動回路は中央処理装置 1 3 5、画像処理装置 1 3 6、画像メモリ 1 3 7、LCD コントローラ 1 3 8 及び駆動 IC (ドライバ) 1 3 1, 1 3 2 にて構成されている。画像メモリ 1 3 7 に記憶された画像データに基づいて LCD コントローラ 1 3 8 が駆動 IC 1 3 1, 1 3 2 を制御し、液晶表示素子 1 0 0 の各走査電極及び信号電極間に順次電圧を印加し、液晶表示素子 1 0 0 に画像を書き込む。

【 0 0 2 5 】

ここで、コレステリック相を示す液晶の捩れを解くための第 1 の閾値電圧を V_{th1} とすると、電圧 V_{th1} を十分な時間印加した後電圧を第 1 の閾値電圧 V_{th1} よりも小さい第 2 の閾値電圧 V_{th2} 以下に下げるとプレーナ状態になる。また、 V_{th2} 以上で V_{th1} 以下の電圧を十分な時間印加するとフォーカルコニック状態になる。この二つの状態は電圧印加を停止した後でも安定に維持される。また、 $V_{th1} \sim V_{th2}$ 間の電圧を印加することにより、中間調の表示、即ち、階調表示が可能である。

【 0 0 2 6 】

なお、部分的に書換えを行う場合は、書き換えたい部分を含むように特定の走査ラインのみを順次選択するようにすればよい。これにより、必要な部分のみを短時間で書き換えることができる。

【 0 0 2 7 】

(画素構成、図 3 参照)

ここで、液晶表示素子における画素構成の第 1 例を図 3 (A) に示し、第 2 例を図 3 (B) に示す。画素構成例 1, 2 にあっては、走査電極 R 1 ~ R m の幅を信号電極 C 1 ~ C n の幅より小さくすることによって、各画素 L R 1 - C 1, L R 2 - C 1 ~ L R m - C 1 ~ L R m - C n を長形状とし、走査電極を各画素の長辺方向に沿って設け、信号電極を各画素の長辺と直交する方向に沿って設けている。

【 0 0 2 8 】

図 3 (A) , (B) において、それぞれ点線で囲った領域が画像データにおける 1 画素である。構成例 1 では、画像データの 1 画素をさらに走査電極の配列方向に約 $1/2$ に細分化して表示することになる。例えば、信号電極の配列方向に沿った水平方向の画素密度を 90 dpi とすると、走査電極の配列方向に沿った垂直方向の画素密度は 180 dpi である。また、構成例 2 では、画像データの 1 画素をさらに走査電極の配列方向に約 $1/3$ に細分化して表示することになる。例えば、信号電極の配列方向に沿った画素密度を 90 dpi とすると、走査電極の配列方向に沿った画素密度は 270 dpi である。

【 0 0 2 9 】

各画素の縦横比は、基本的には、以下に説明するインターレース走査におけるフィールド分割数に基づいて決定される。例えば、インターレース走査例 1 では 2 フィールドに分割していることに基づいて、各画素の縦横比は $1:2$ とされる。また、インターレース走査例 2 では 3 フィールドに分割していることに基づいて、各画素の縦横比は $1:3$ とされる。各画素の縦横比とインターレース走査のフィールド分割数とは必ずしも一致している必要はなく、例えば、構成例 1 を 3 フィールドに分割してインターレース走査してもよく、構成例 2 を 2 フィールドに分割してインターレース走査してもよい。

【 0 0 3 0 】

また、各画素の縦横比を $1:3$ よりさらに大きくしても構わないし、インターレース走査のフィールド分割数を 3 より多くしても構わない。但し、各画素の縦横比を大きくするほど、電極の加工・形成が難しくなる。また、フィールド分割数を多くすると、液晶のブラックアウトによる黒帯が観察されやすくなる。従って、各画素の縦横比を $1:2$ 、インターレース走査のフィールド分割数を 2 にすることが最も実用的である。

【 0 0 3 1 】

(駆動例 1、図 4 参照)

次に、駆動方法の第 1 例について説明する。なお、図 4 において (図 5 でも同じ)、ロウ 1 ~ 3 とは順に選択される 3 本の走査電極を意味し、カラムとは前記

各走査電極に交差する1本の信号電極を意味し、LCD1~3とはロウ1~3とカラムとの交差部に形成される三つの画素に相当する液晶層を意味する。

【0032】

この駆動例1は、リセット期間と選択期間と維持期間とクロストーク（表示）期間とから構成されている。リセット期間では、まず最初に、書込みを行う走査電極上の画素に所定の電圧を印加することにより、液晶をホメオトロピック状態にリセットする。

【0033】

選択期間はさらに三つの期間（前選択期間、選択パルス印加期間、後選択期間）から構成されている。選択期間のうち的一部分（選択パルス印加期間）にのみ画像データに応じた選択パルスが印加され、前選択期間及び後選択期間には実質的に液晶に印加する電圧をゼロとする。この選択パルスは、最終的にプレーナ状態を選択したい画素とフォーカルコニック状態を選択したい画素とでは、電圧ないしパルスの形状が異なる。プレーナ状態を選択する場合には、選択パルス印加期間に所定電圧の選択パルスを印加する。

【0034】

その後の維持期間では、書込みを行う走査電極上の画素に所定電圧のパルス電圧を印加する。そして、クロストーク期間において、液晶に印加される電圧をゼロにすることにより、プレーナ状態が選択される。

【0035】

一方、最終的にフォーカルコニック状態を選択したい場合には、選択パルス印加期間に、液晶にかかる電圧を実質的にゼロにする。

【0036】

その後の維持期間では、プレーナ状態を選択する場合と同様に、書込みを行う走査ライン上の画素に所定電圧のパルス電圧を印加することにより、液晶をフォーカルコニック状態へと遷移させる。クロストーク期間では、プレーナ状態を選択する場合と同様に、液晶に印加される電圧をゼロにする。フォーカルコニック状態の液晶は電圧をゼロにしても、フォーカルコニック状態のまま固定される。

【0037】

選択期間の中央の短い時間、即ち、選択パルス印加期間に印加する選択パルスにより、最終的な液晶の表示状態が選択できる。また、この選択パルスのパルス幅を調整することにより、具体的には、信号電極に印加するパルスの形状を画像データに応じて変化させることにより、中間調の表示が可能である。

【0038】

選択パルスは書込み対象画素に表示させる画像データにより形状を変える必要があり、カラムには画像データに応じて異なる形状の選択パルスを印加しなければならない。一方、前選択期間及び後選択期間では、常に画素内の液晶には電圧ゼロを印加するので、電圧ゼロを得られるような、ロウ、カラムともにある決まったパルス波形の組合せを用いることができる。図4に示す駆動例1では、このことを利用して、複数の走査電極上の画素に対して、リセットと維持と表示とを同時に行っている。

【0039】

例えば、LCD2が前選択期間にあるとき、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V1$ を印加し、ロウ1には $+V1/2$ の電圧を印加する。このとき、カラムにロウ3と異なる位相のパルス電圧 $+V1$ を印加すると、LCD3には電圧 $\pm VR = \pm V1$ のリセットパルスが、LCD2には電圧ゼロが、LCD1には電圧 $\pm Ve = \pm V1/2$ の維持パルスが印加される。

【0040】

LCD2が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス（電圧 $+V1$ ）が印加されるため、ロウ1、ロウ3ともに電圧 $+V1/2$ のパルスを印加して、LCD1、LCD3には $\pm V1/2$ の電圧がかかるようにする。ロウ2には電圧 $+V1$ のパルスを印加し、カラムに印加するデータパルスとの電圧差（ $\pm V1$ 又はゼロ）が、電圧 $\pm Vsel$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0041】

後選択期間では、前選択期間と同様のことを行う。即ち、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V1$ を印加し、ロウ1には $+V1/2$ の電圧

を印加する。そして、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加することにより、LCD3に電圧 $\pm V_R = \pm V_1$ のリセットパルス、LCD2に電圧ゼロ、LCD1に電圧 $\pm V_e = \pm V_1 / 2$ の維持パルスを印加する。

【0042】

リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、他の走査電極の前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧 $+V_1 / 2$ のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V_1 / 2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0043】

以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。また、任意の走査電極に前記リセットパルス、選択パルス、維持パルスを印加することができるので、部分書換えを行うこともできる。

【0044】

(駆動例2、図5参照)

次に、駆動方法の第2例について説明する。ここでは、信号電極に対して、順に、透過、中間調、全反射をそれぞれ選択するような信号電圧が入力されている。

【0045】

なお、理解を容易にするため、図5では、リセット期間、維持期間は選択時間の2倍として図示しているが、実際には、リセットや選択期間で選択された状態が正しく確立されるように十分長い時間確保することが望ましく、通常、選択期間や選択パルス幅に比べて十分長い時間（例えば、数十倍）に設定される。

【0046】

この駆動例2では、前記駆動例1と同様に、選択期間は選択パルス印加時間とその前後の前選択時間及び後選択時間とに分かれている。前選択時間と後選択時

間の長さは選択パルス幅（選択パルス印加時間）の整数倍（図 5 では 1 倍）にする。

【0047】

この場合、各走査電極（ロウ 1, 2, 3）には、リセット期間、選択期間、維持期間にそれぞれ順次、リセット電圧 $\pm V_1$ 、選択電圧 $\pm V_2$ 、維持電圧 $\pm V_3$ が印加され、リセット期間及び維持期間の長さは、それぞれ選択パルス印加時間の整数倍（図 5 では 2 倍）にする。また、表示（クロストーク）期間は電圧 0 V とされる。一方、信号電極（カラム）には画像データに応じて位相をシフトさせた電圧 $\pm V_4$ のパルス波形が印加される。

【0048】

この駆動例 2 では、カラムへの印加電圧 $\pm V_4$ の位相及び電圧値と選択電圧 $\pm V_2$ とに基づいて選択パルスの波形が決められ、電圧 $\pm V_4$ の位相が選択電圧 $\pm V_2$ と同じ場合は、 $\pm (V_2 - V_4)$ の選択パルスとなり透過（フォーカルコニック状態）が選択され、逆位相の場合は $\pm (V_2 + V_4)$ の選択パルスとなり選択反射（ブレーナ状態）が選択される。なお、電極 V_2 及び V_4 の値は透過と反射を選択するのに適当な値とし、また、クロストークとなる電圧 V_4 の値は液晶の状態を変化させる所定の閾値以内の値としている。

【0049】

なお、駆動例 2 においては、選択パルス印加時間の分だけずらして走査を行っている（即ち、選択パルス印加時間が走査時間に等しい）。このため、駆動例 1 に比べて 1 画面の走査に要する時間が短い（即ち、走査速度が速い）。

【0050】

（インターレース走査）

以下、インターレース走査による駆動方法について走査例 1, 2 を挙げて説明する。インターレース走査とは、線順次走査に対置されるもので、1 画面（フレーム）を書き込むのに、走査ラインを 1 又は複数のラインを飛び越して走査する形態を言う。

【0051】

（走査例 1、図 6 ～ 10 参照）

この走査例 1 では、1 フレームを奇数と偶数の 2 フィールドに分割し、まず、奇数の走査ラインに対して書込みを行い、次に、偶数の走査ラインに対して書込みを行い、1 フレームの画像を表示する。各走査ラインにおける書込みは、図 7 に示すように、リセット期間、選択期間及び維持期間で構成され、これらの三つの期間にあつては液晶表示素子は裏面の光吸収層が目視されるブラックアウト状態となる。その後、液晶は表示状態を維持する。

【 0 0 5 2 】

なお、マトリクス駆動の場合、前の選択ラインのパルスによりクロストークが生じるので、図 7 の表示期間には実際には画面の書換え中はクロストークが生じる。

【 0 0 5 3 】

また、液晶の種類等によっては維持期間終了後直ちに表示が現れない場合もあり得るので、この場合は維持期間終了から表示が現れるまでの遅延期間を予め測定しておき、実際に駆動を行う際にこの遅延時間を反映させるようにすればよい。

【 0 0 5 4 】

この走査例 1 において、各走査ラインごとに一定の時間間隔で書込み（リセット、選択、維持）が開始され、次フィールドの書込みを前フィールドの最終ラインでのリセット期間の終了タイミングに基づいて開始する。即ち、第 1 フィールドの最終ラインの選択期間 * A と第 2 フィールドの第 1 ラインの選択期間 * B がずれていることを条件に、奇数フィールドと偶数フィールドの書換えを近づけることができ、それぞれのフィールドが部分的に重なって表示される。

【 0 0 5 5 】

図 6 に示すように、各走査ラインが等しい時間間隔で交互にブラックアウト状態と表示状態とを繰り返すと、平均的に同じ明るさの画像表示に近づき、ちらつきが低減できる。そのためには、1 走査ラインのブラックアウト時間の長さに対して書換え対象領域に含まれる走査ラインの数が多くない場合は、前フィールドの先頭ラインのブラックアウトが終了するのに合わせて次フィールドの走査を開始すればよい。1 走査ラインのブラックアウト時間の長さに対して走査ライン数

が多くなる場合は、後述する走査例2のように、第1フィールドの走査ラインでの維持期間の長さを調整してもよい。

【0056】

図8(A)は原画像データを示し、図8(B)はこの原画像データを走査例1で各画素に割り付けて表示した状態を示す。

【0057】

また、図9は走査例1での表示の様子を示し、図9(A)が奇数フィールドを書き込んでいる状態、図9(B)が偶数フィールドを書き込んでいる状態を示す。例えば、選択期間を0.1~0.5 msec、リセット期間及び維持期間をそれぞれ25 msec程度に設定することができ、走査ラインの数にもよるが、毎秒10フレーム程度の速さで画像を更新することができる。従って、観察者の眼には、図9(C)のようにブラックアウトのない画像として観察されることになる。

【0058】

また、この走査例1では、走査ラインの解像度を高く設定しているため、図8(A)に示した原画像データを、図10に示すように、1走査ライン下方へずらして表示することも可能である。従って、信号ラインに沿った方向(上下方向)への画像のスクロール表示を滑らかに行うことができる。なお、この利点は以下に説明する走査例2でも同様である。

【0059】

(走査例2、図11、12参照)

この走査例2は、前記走査例1と同様にちらつき防止を重視したもので、1フレームを3フィールドに分割している。また、各走査ラインにおいて前フィールドの維持期間を次フィールドの書込み開始タイミングまで延長している。この延長によってブラックアウト状態と表示状態との比が常時ほぼ一定となり、平均的に同じ明るさの画像表示にさらに近づけることができる。

【0060】

図12は走査例2での表示状態を示し、原画像データは図8(A)に示したものである。先の走査例1よりも走査ライン側の解像度が高くなっているので、よ

り解像度の高い滑らかな表示を実現することができる。

【0061】

(他の実施形態)

なお、本発明に係る液晶表示素子、液晶表示装置及びその駆動方法は前記各実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0062】

特に、液晶表示素子の構成、材料、製造方法や、駆動回路の構成等は任意である。また、駆動方法として示したパルス波形の形状や印加タイミングは一例であることは勿論である。

【図面の簡単な説明】

【図1】

本発明に係る液晶表示素子の一例を示す断面図。

【図2】

前記液晶表示素子の駆動回路を示すブロック図。

【図3】

前記液晶表示素子の画素構成例1，2を示す平面図。

【図4】

駆動例1における駆動波形を示すチャート図。

【図5】

駆動例2における駆動波形を示すチャート図。

【図6】

インターレース走査例1を示すチャート図。

【図7】

1画素への書込み期間を示すチャート図。

【図8】

原画像データ及び該データを走査例1で表示した状態を示すチャート図。

【図9】

走査例1での表示の様子を示すチャート図。

【図 1 0】

走査例 1 でのスクロール表示の状態を示すチャート図。

【図 1 1】

インターレース走査例 2 を示すチャート図。

【図 1 2】

図 8 (A) に示した原画像データを走査例 2 で表示した状態を示すチャート図

【符号の説明】

1 0 0 … 液晶表示素子

1 1 3, 1 1 4 … 電極

1 1 6 … カイラルネマティック液晶

1 3 1, 1 3 2 … 駆動 IC (ドライバ)

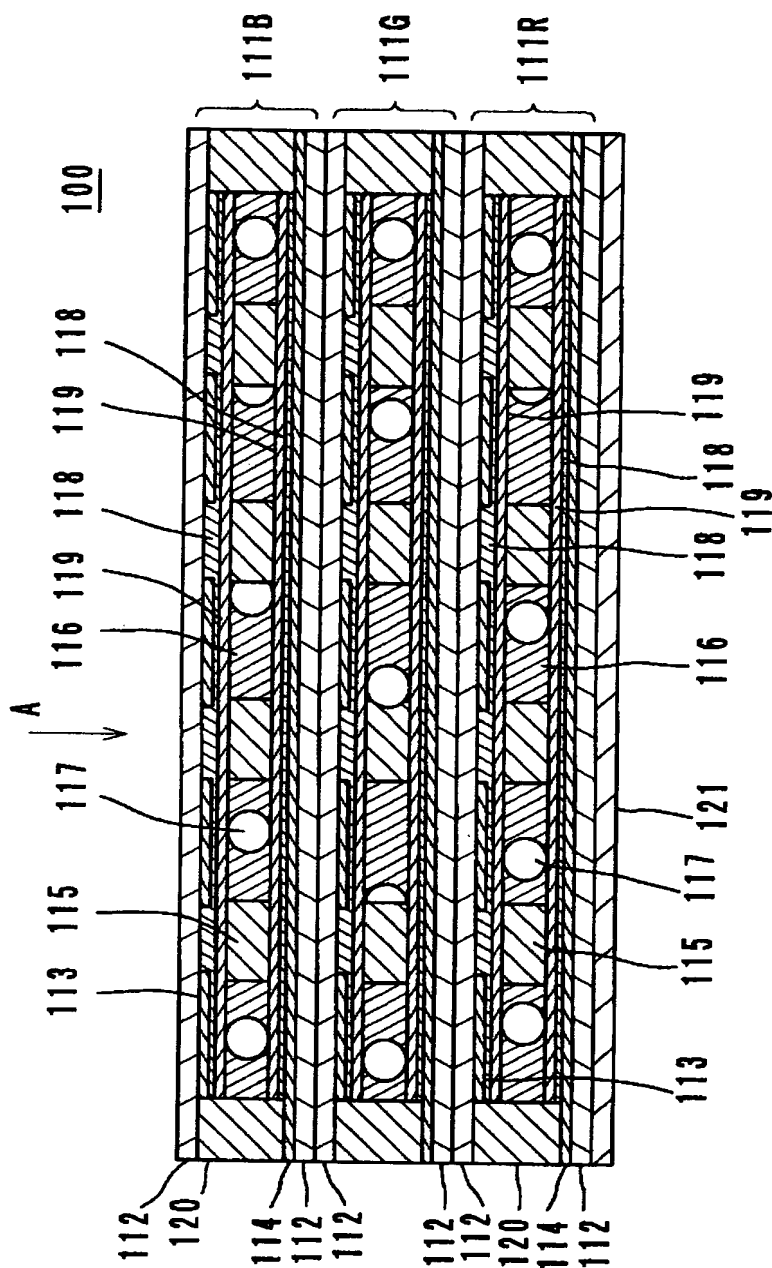
1 3 5 … 中央処理装置

L R 1 - C 1 ~ L R m - C n … 画素

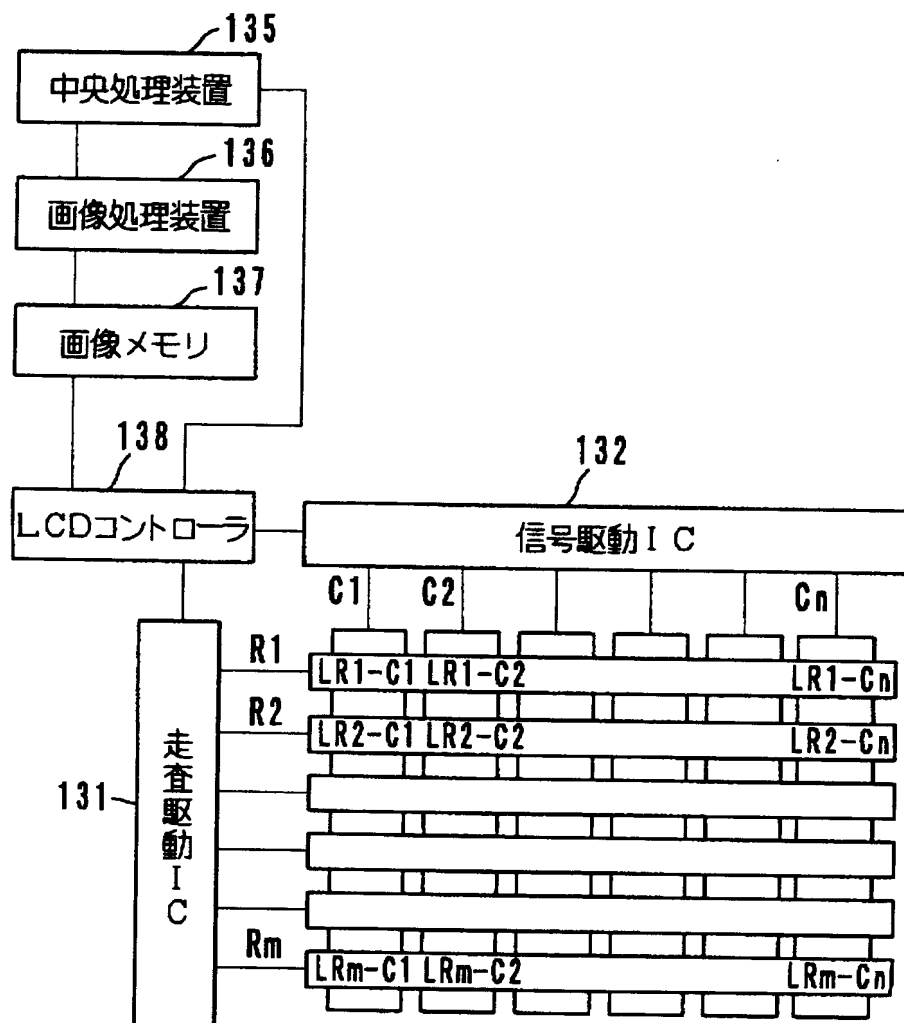
【書類名】

図面

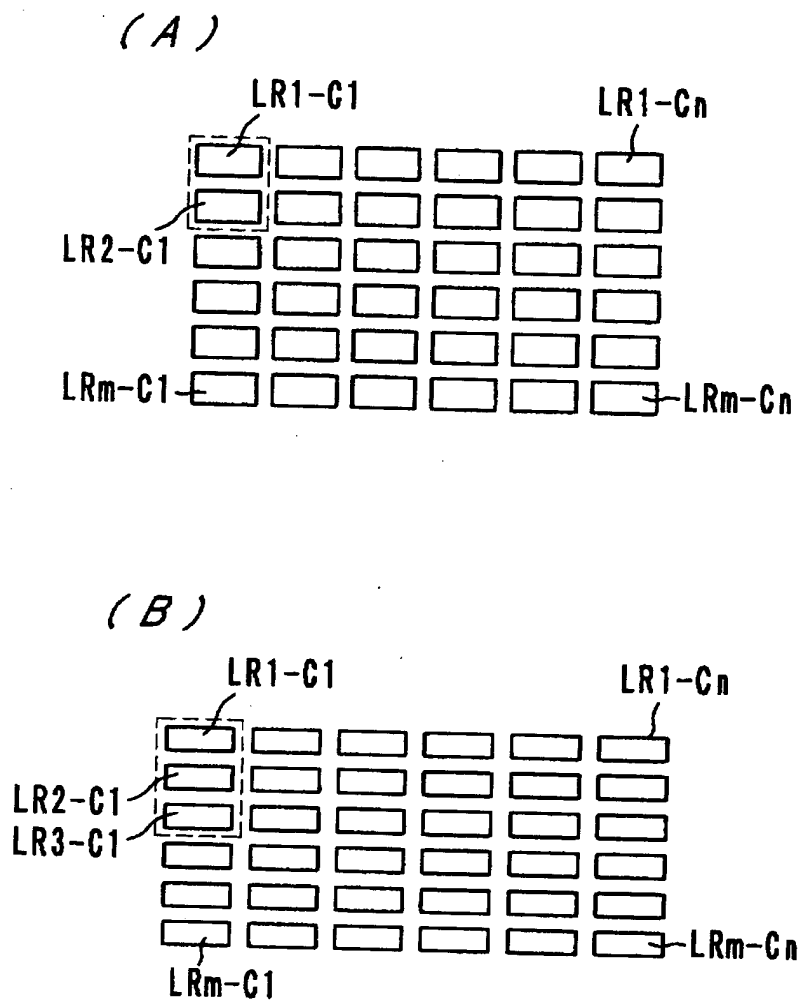
【図 1】



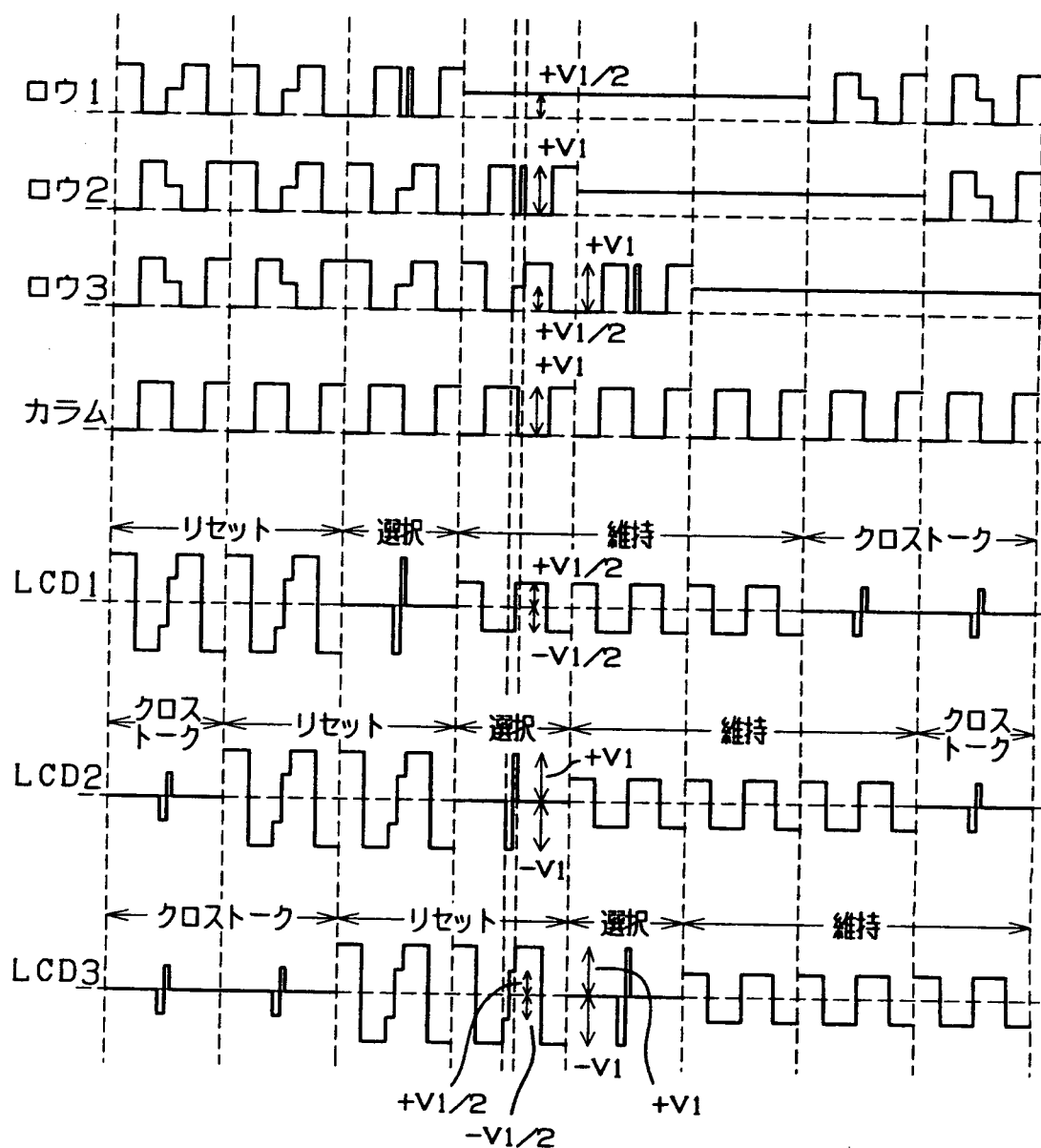
【図 2】



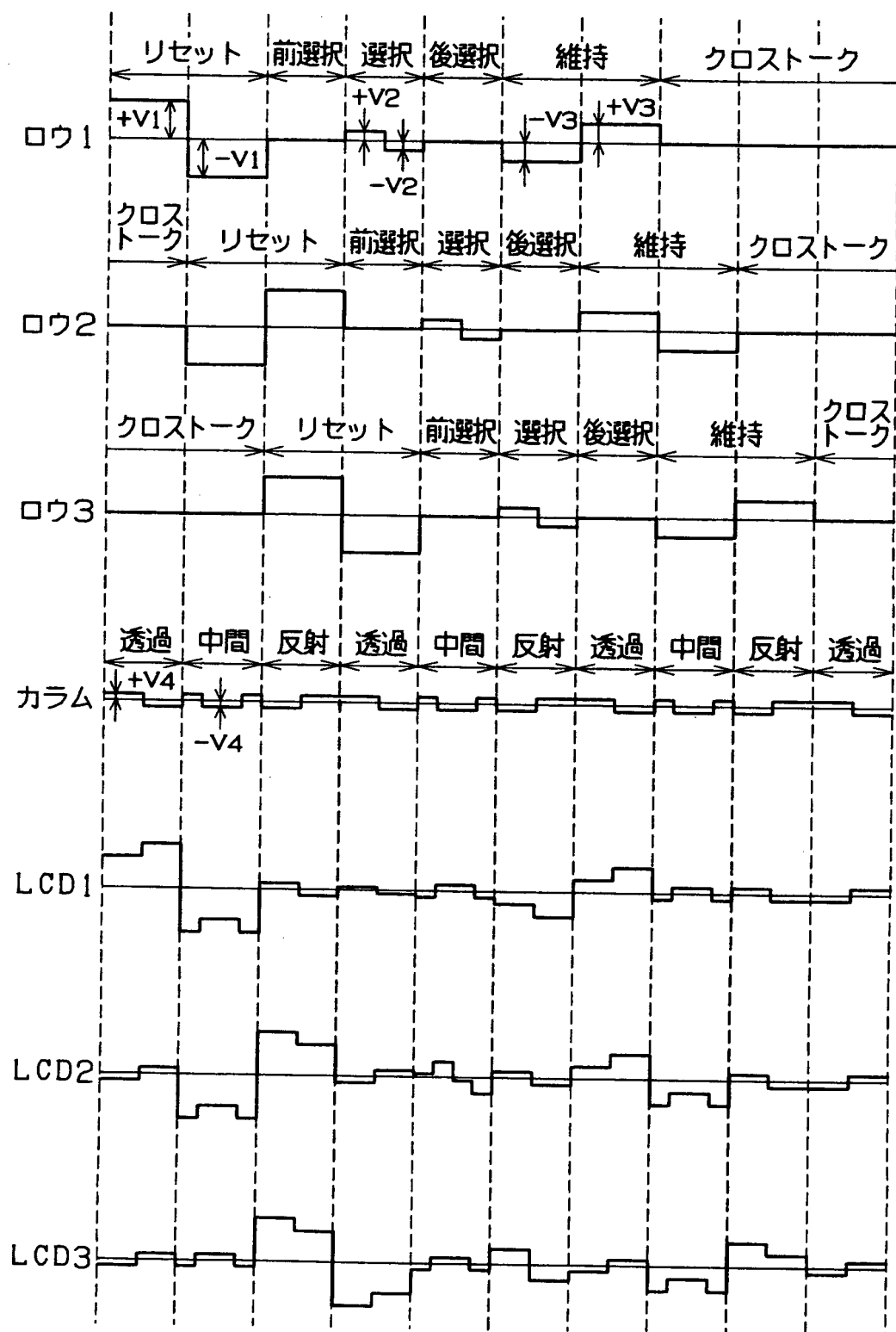
【図 3】



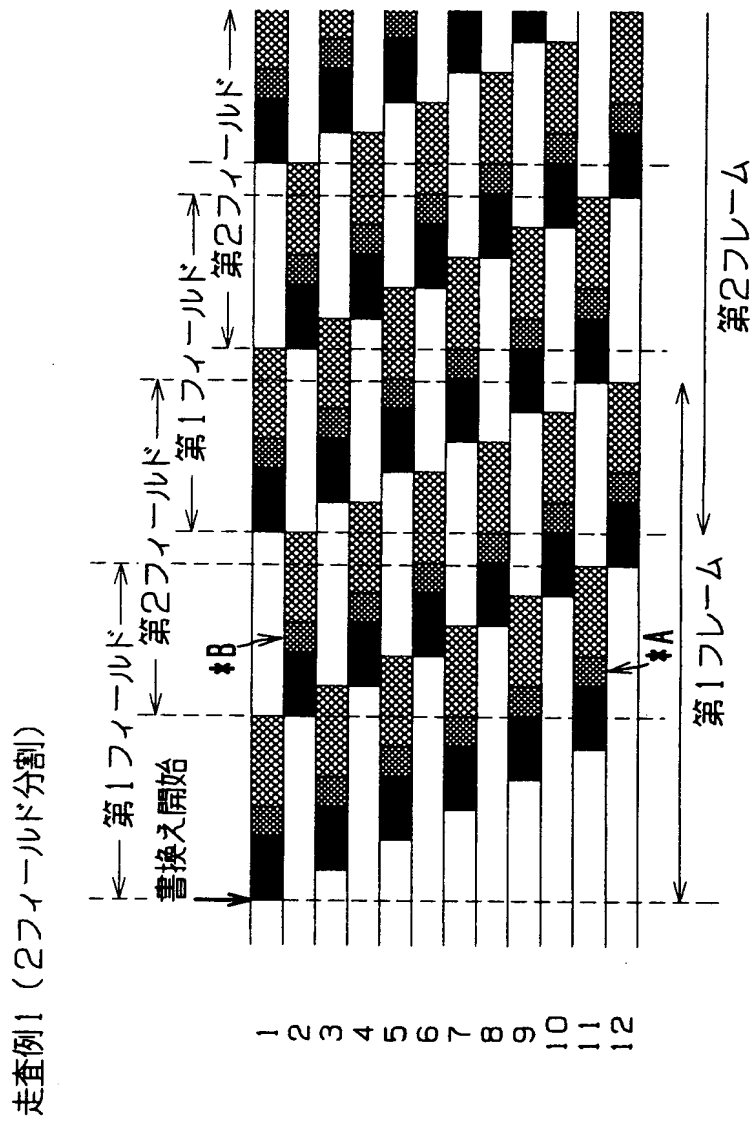
【図4】



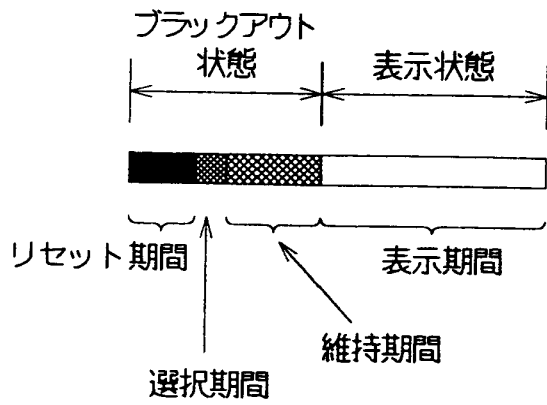
【図5】



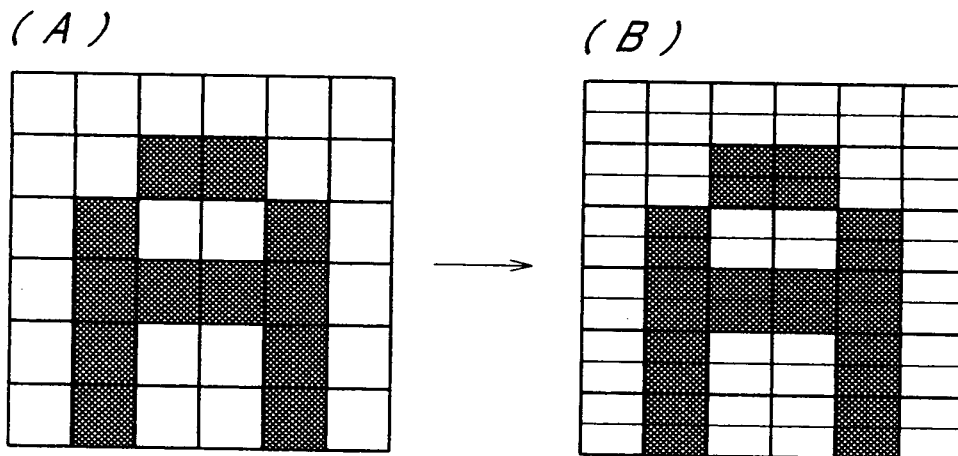
【図 6】



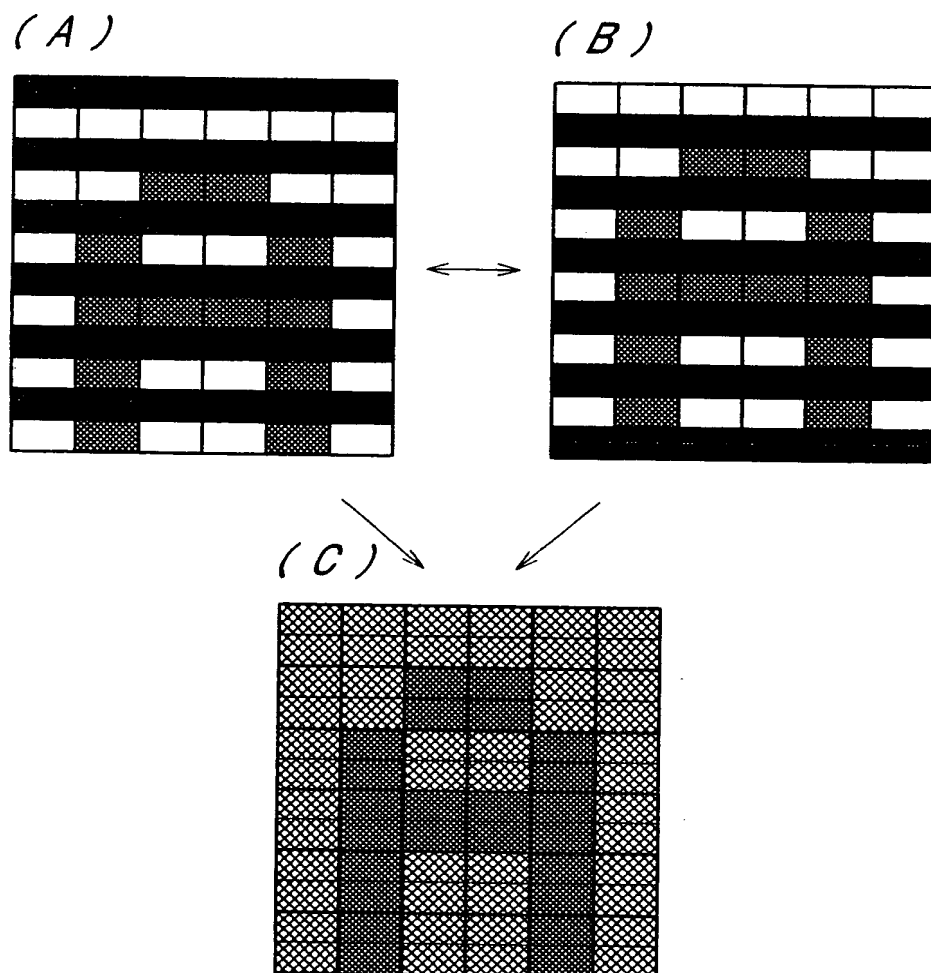
【図 7】



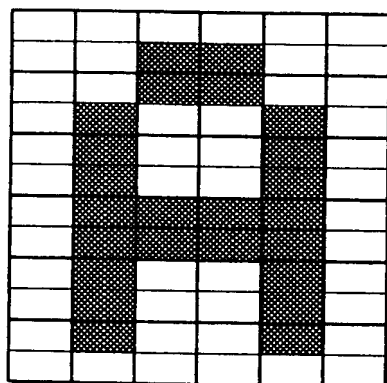
【図 8】



【図 9】

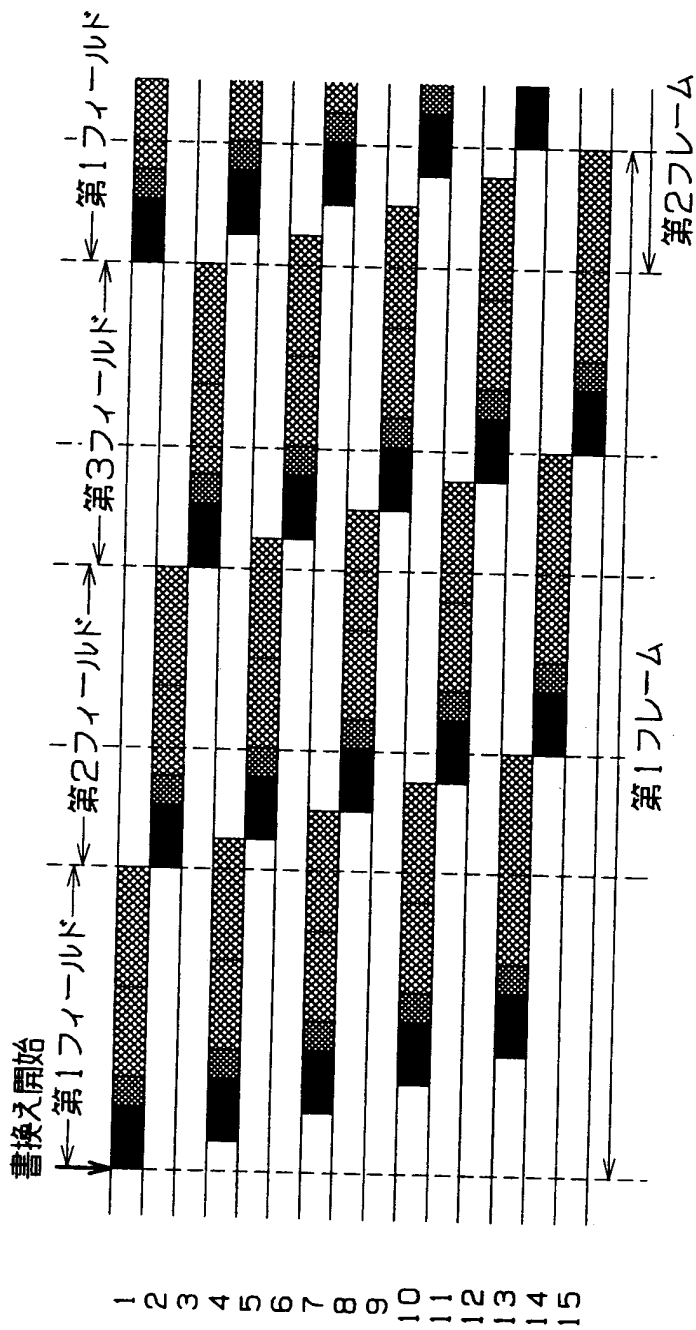


【図 10】

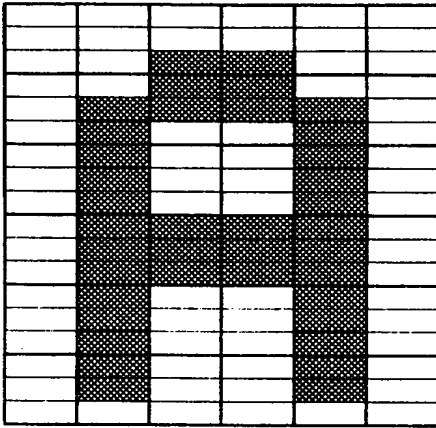


【図 11】

走査例2 (3フィールド分割)



【図 1 2】



【書類名】 要約書

【要約】

【課題】 解像度を高くして、表示品位を損なうことなくインターレース走査が可能な液晶表示素子、液晶表示装置及びその駆動方法を得る。

【解決手段】 マトリクス状に配置された複数の長形状の画素 $LR1-C1$, $LR2-C1 \sim LRm-Cn$ と、画素の長辺方向に沿って設けた複数の走査電極と、画素の長辺方向と直交する方向に沿って設けた信号電極とを備えた液晶表示素子。この液晶表示素子に対しては、液晶を一旦リセットしてから書込みを行う駆動パルスを用いて、1 フレームを複数のフィールドに分割するインターレース走査により画像を書き込む。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日 1994年 7月20日

[変更理由] 名称変更

住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
氏 名 ミノルタ株式会社